

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-112463
 (43)Date of publication of application : 22.04.1994

(51)Int.Cl.

H01L 27/14
 H01L 21/60
 H01L 21/321
 H01L 27/15

(21)Application number : 04-256219

(22)Date of filing : 25.09.1992

(71)Applicant : MITSUBISHI ELECTRIC CORP

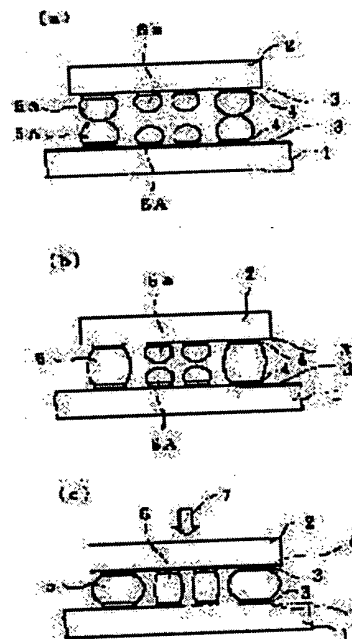
(72)Inventor : KASHIBA YOSHIHIRO
 IETA GORO

(54) SEMICONDUCTOR DEVICE AND MOUNTING METHOD THEREOF

(57)Abstract:

PURPOSE: To provide a semiconductor device where flip chips are easily mounted high in density and a mounting method thereof.

CONSTITUTION: First bumps 5 and second bumps 6 smaller than the first bumps 5 in size but higher in melting point are provided between an IC chip 2 and a first bump 5. First of all, a self-alignment process is carried out when the first bumps 5 are formed by fusing, and then the IC chip 2 and the board 1 are very precisely positioned and connected. Then, the IC chip 2 and the board 1 are connected high in density with the second bumps 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-112463

(43)公開日 平成6年(1994)4月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/14	3 1 1 S	6918-4M		
21/60				
21/321		7210-4M	H 0 1 L 27/ 14	Z
		9168-4M	21/ 92	C

審査請求 未請求 請求項の数4(全 7 頁) 最終頁に続く

(21)出願番号 特願平4-256219

(22)出願日 平成4年(1992)9月25日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 加柴 良裕

尼崎市塚口本町8丁目1番1号 三菱電機

株式会社生産技術研究所内

(72)発明者 出田 吾朗

尼崎市塚口本町8丁目1番1号 三菱電機

株式会社生産技術研究所内

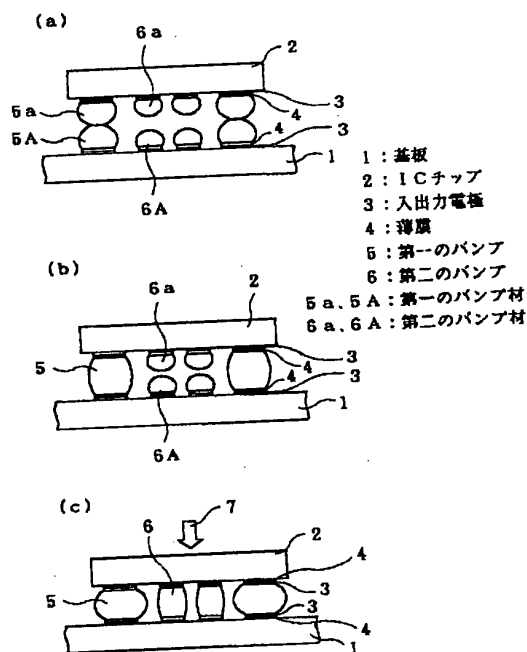
(74)代理人 弁理士 高田 守

(54)【発明の名称】 半導体装置及びその実装方法

....【要約】

【目的】 高密度フリップチップ実装が容易な半導体装置及びその実装方法を提供する。

【構成】 ICチップ2と基板1間に第1の bumps 5と、これより融点が高くサイズの小さい第2の bumps 6を配設する。まず、第1の bumps 5溶融形成時にこれによりセルフアライメントを行い、両者を高精度に位置ぎめ接続する。次に第2の bumps 6により高密度に接続する。



【特許請求の範囲】

【請求項1】 複数のバンプを介してICチップと基板との電氣的信号のやりとりを行う半導体装置において、上記バンプをセルフアライメントを行う第一のバンプ、及びこの第一のバンプより融点が高くサイズの小さい第二のバンプで構成するようにしたことを特徴とする半導体装置。

【請求項2】 請求項第1項記載の第一及び第二のバンプを介してICチップと基板が接合される半導体装置の実装方法において、上記ICチップまたは基板に熔融接合後第一のバンプを形成する第一のバンプ材と熔融接合後第二のバンプを形成する第二のバンプ材を形成する工程、第一のバンプ材のみを熔融させて第一のバンプを形成し上記ICチップの高精度位置決めをする工程、並びに位置決め工程後第一のバンプ及び第二バンプ材を熔融・加圧し第二のバンプを形成する工程を施すことを特徴とする半導体装置の実装方法。

【請求項3】 第一及び第二のバンプを熔融させた状態で加圧力を除去した後冷却しバンプを凝固させる工程を施すことを特徴とする請求項第2項記載の半導体装置の実装方法。

【請求項4】 ICチップまたは基板のいずれか一方に第一のバンプ材と第二のバンプ材を同じ材料で同じ高さに形成し、他方には第一のバンプ材のみを上記材料と異なる材料で形成するようにしたことを特徴とする請求項第2項または第3項記載の半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は複数のバンプを介してICチップと基板との電氣的信号のやりとりを行うための半導体装置及びその実装方法に係り、特に高密度フリップチップ実装技術に関する。

【0002】

【従来の技術】 図5・a・bの断面模式図に、従来から一般的に用いられている、例えば日本金属学会会報第23巻第12号……頁に記載されたフリップチップ実装の手順を示す。即ち、フリップチップ実装においてはICチップ2に例えば蒸着法によって成膜された、例えば直径 $\cdots\mu\text{m}$ 程度のPb-Snはんだから構成されるバンプ5を形成しておく。一方、基板1にも同様のバンプ5を形成する。このようにして形成されたICチップ2上のバンプ5を基板1上のバンプ5と位置決めする。このときの位置合わせは、突き合わせする前にハーフミラーを用いて行う。この後、突き合わせて加熱熔融すると接合が完了する。はんだバンプ5は熔融するとはんだの表面張力によって正確な位置にセルフアライメントされる。なお、上記バンプ5はICチップ2もしくは基板1のいずれか一方に形成されていてもほぼ同様の効果が期待できる。なお、3は入出力電極、4は薄膜である。

【0003】 また、高密度化を目的としたフリップチップ実装に関しては特開平……号公報に記載された半導体装置がある。すなわち、超高速光通信用のホットダイオードではバンプの直径が $\cdots\mu\text{m}$ 程度と小さくなり、表面張力によるセルフアライメント方式が困難となるため、別の方法が提案されている。図6の模式断面図に、ここで示された装置を示す。これによれば、OEIC1上の電極3に凹形の金めっき4を形成し、この中にSn8を蒸着する。いっぽう、ホットダイオード2上の電極3には凸形の金めっき4を形成する。このような装置においては、凹形凸形それぞれの金めっきが、はめ合いにより高精度な位置合わせができ、加熱によりAu-Sn共晶合金が形成され接合が達成できるとされている。

【0004】

【発明が解決しようとする課題】 しかしながら、高密度化に対して図5に示した方法を用いると、バンプサイズが小さくなるため、位置決めが困難となり、かつ表面張力も小さくなるため十分なセルフアライメント効果が期待できなくなり、所望のバンプ接続が不可能となる。その結果、歩留まりが大幅に低下するという問題が生ずる。

【0005】 一方、高密度化対応として図6に示した方法では、複雑な形状のバンプ形成が必要となるため、半導体レーザ等の高価なICチップの接続用にしか用いることができない。また、位置の確認は比較的容易になり、接続の信頼性は向上するものの、固相状態ではめ合いを利用して接続するため、誤差 $10\mu\text{m}$ 以下の高精度の位置決め装置は不可欠であり、実装コストもアップし汎用の部品実装には適用できない。

【0006】 本発明は、かかる問題点を解決するためになされたものであり、高密度化したフリップチップ実装においても、容易にかつ信頼性高く接続できる汎用的な半導体装置及びその実装方法を提供するものである。

【0007】

【課題を解決するための手段】 本発明の半導体装置は、ICチップと基板とを接続するバンプをセルフアライメントを行う第一のバンプ、及びこの第一のバンプより融点が高くサイズの小さい第二のバンプで構成するようにしたものである。

【0008】 また、本発明の半導体装置の実装方法は、ICチップまたは基板に熔融接合後第一のバンプを形成する第一のバンプ材と熔融接合後第二のバンプを形成する第二のバンプ材とを形成する工程、第一のバンプ材のみを熔融させて第一のバンプを形成し上記ICチップの高精度位置決めをする工程、並びに位置決め工程後第一のバンプ及び第二のバンプ材を熔融・加圧し第二のバンプを形成する工程を施すものである。

【0009】 さらに、第一及び第二のバンプを熔融させた状態で加圧力を除去した後冷却しバンプを凝固させる工程を施す。

【0010】そして、ICチップまたは基板のいずれか一方に第一のバンプ材と第二のバンプ材とを同じ材料で同じ高さに形成し、他方には第一バンプ材のみを上記材料と異なる材料で形成するようにした。

【0011】

【作用】本発明の半導体装置においては、融点が低くサイズの大きい第一のバンプでセルフアライメントを行い容易に高精度に位置決め接続でき、融点が高くサイズの小さい第二のバンプを用いて高密度の接続ができる。

【0012】また、実装方法においては、まず第一のバンプ材のみを溶融させて高精度な位置決め装置を用いずともセルフアライメントによる高精度位置決めができる。次に第二のバンプ材を溶融・加圧接触させて接続するため、セルフアライメント時には第二のバンプ材は固相状態であり、第二のバンプが誤って接続されることを防止でき、高い信頼性で第二のバンプにより高密度の接続ができる。

【0013】さらに、第一及び第二のバンプを溶融させた状態で加圧力を除去した後冷却し、バンプを凝固させたため、前記の作用に加えてバンプの形状を制御でき、接合部の長期信頼性が向上する。

【0014】そして、ICチップまたは基板のいずれか一方に第一バンプ材と第二バンプ材を同じ材料で同じ高さに形成し、他方には第一バンプ材のみを上記材料と異なる材料で形成しており、バンプ材の形成プロセスが簡略化できる。

【0015】

【実施例】実施例1. 以下、本発明の実施例を図について説明する。図1・a・～・c・は本発明の一実施例の半導体装置、及びその実装方法を工程順に示す断面模式図である。図において、1は基板、2はICチップ、3は入出力電極、4は入出力電極3上に形成された密着性を確保するための例えばAuからなる薄膜、5はセルフアライメントを行うための例えば融点が190℃のPb40Sn60のはんだからなる第一のバンプ、5aはICチップ2に形成された、5Aは基板1に形成された第一のバンプ材で、この場合はそれぞれ直径…μm、高さ…μmで、第一のバンプ5と同じPb40Sn60のはんだからなる。6は第一のバンプ5より融点が高くサイズの小さい例えば融点が260℃のPb70Sn30からなる第二のバンプ、6aはICチップ2に形成された、6Aは基板1に形成された第二のバンプ材で、この場合はそれぞれ直径…μm、高さ…μmで、第二のバンプ5と同じPb70Sn30からなる。7は第二のバンプを接触させるための加圧力である。

【0016】まず、第一のバンプ材5a、5A、第二のバンプ材6a、6Aを上記組成のPb、Snをそれぞれ厚さを変えて積層蒸着したのち窒素雰囲気中で加熱溶融することによって基板1とICチップ2上に形成する。基板1上にICチップ2を位置決めし、接触させる(図

1・a・)。このとき第一のバンプ材5a、5Aは接触するが、第二のバンプ材6a、6Aはまだ離れた状態に保たれる。次に第一のバンプ5、即ち第一のバンプ材5a、5Aの融点以上、第二のバンプ6、即ち第二のバンプ材6a、6Aの融点以下に例えばホットプレートによって210℃に加熱する。その結果第一のバンプ材5a、5Aのみが溶融し接続され、第一のバンプ5が形成される(図1・b・)。この際、セルフアライメントにより高精度に位置決めされる。さらに第二のバンプ材6a、6Aの融点以上、例えば280℃に加熱・接触させることによって接続し第二のバンプ6を形成する(図1・c・)。なお、このとき、第一のバンプ5は表面張力によってある一定の高さを維持するため、第二のバンプ材6a、6Aを接触させるためにはICチップ2を加圧してやる必要がある。第二のバンプ材6a、6Aを融点以上に加熱するには、例えばホットプレートの温度を急激に上昇させても良いが、一般的にはホットプレートは熱容量が大きいので、加圧治具を瞬時加熱する方が好ましい。この結果、基板1上に複数のICチップ2が搭載されていても、加圧兼加熱治具を用いることによって順次高密度接合が可能となる。ICチップ2を加圧した状態にて冷却することによって、接続は完了する。

【0017】この実施例においては、融点が低くサイズの大きい第一のバンプ、即ち第一のバンプ材のみを溶融させて高精度な位置決め装置を用いずともセルフアライメントにより容易に高精度に位置決め接続ができる。この際、第二のバンプ材は固相状態であり、第二のバンプが誤って接続されることを防止でき、次いで位置決めされた状態で第二のバンプ材を溶融し融点が高くサイズの小さい第二のバンプにより容易に高い信頼性で高密度の接続ができる。高精度位置決め装置を用いなくとも従来の装置でセルフアライメントによって接続ミスを生じることなく高密度フリップチップ実装ができる。

【0018】実施例2. 図1に示す半導体装置の実装方法の他の実施例を説明する。第二のバンプ6の融点以上に加熱するまでは上記実施例1のプロセスと同様であるが、第一のバンプ5、第二のバンプ6が溶融した状態で加圧力を取り除き、冷却しバンプを凝固させる。而して加圧力の分だけ第一のバンプ5、第二のバンプ6の高さが高くなる。この時、第二のバンプ6がくびれて分離しないよう、第一のバンプ5と第二のバンプ6、即ち第一のバンプ材5a、5A、第二のバンプ材6a、6Aの数とサイズを力の釣合から設計してやることによって、第一、第二のバンプ5、6の形状をコントロールすることが可能となる。バンプの形状が接合部の長期信頼性に影響することは、良く知られている(日本金属学会会報第23巻第12号参照)が、サイズの小さい第二のバンプ6の形状をいわゆる鼓形にすることによって大幅な長寿命化が図れる。

【0019】次に、上記実施例の半導体装置の実装方法

におけるセルフアライメントの効果を図2・a・～・c・の断面模式図により説明する。ここでは例えば、第一のバンパ材5a、5Aのサイズとして直径 $\cdots \mu\text{m}$ 、第二のバンパ材6a、6A、6b、6Bのサイズとして直径 $\cdots \mu\text{m}$ 、バンパ間の距離として $\cdots \mu\text{m}$ 程度を想定する。図2・a・に示すようにバンパ位置ずれが横方向に $\cdots \mu\text{m}$ 、紙面の前後方向に $\cdots \mu\text{m}$ 発生したとすると、第一のバンパ5はそれぞれ所定のバンパ材5a、5Aと接触するものの、第二のバンパ6は設計とは異なる回路が第二のバンパ材6Bと6aで形成されることになる。しかし、図2・b・に示すように、第一のバンパ5が溶融した時点で矢印で示す方向に表面張力が働き、表面張力の働かない固相状態の第二のバンパ材6B、6aの誤った回路は開放される。この結果、図2・c・に示すようにセルフアライメントが可能となる。さらに、第二のバンパの融点以上に加熱・接触させることによって接続は完了する。このように、フリップチップによるフェイスダウンアセンブリにおいて $\cdots \mu\text{m}$ ピッチレベルの高密度化が信頼性高く行える。

【0020】また、図1、図2に示すように上記実施例においては、第一のバンパ5、即ち第一のバンパ材5a、5AはICチップ2の隅に形成したが、有効な表面張力が働けば、ここに限定するわけではない。すなわち、図3・a・～・b・の平面図に示すように、平行方向の位置ずれに関してはバンパがICチップ面内のどこに形成されていても同様の表面張力が働く。しかし、回転方向に関してはICチップの周辺では回転力として働くが、中心では効果がない。したがって、第一のバンパ5の位置、形状は以上の点を考慮して、配置する。

【0021】また、表面張力はバンパそれぞれに働き、その力の総和でもってICチップ2を動かすため、第一のバンパ5の数はこの点を考慮すれば容易に設計できる。

【0022】なお、図1、図2の上記実施例においては第一のバンパ5、即ち第一のバンパ材5a、5Aの形状は球形として説明したが、この形状に限ることはなく、第一のバンパ5の表面張力によってICチップ2が移動し、高精度位置決めができれば良い。たとえば、ICチップ2の外周近傍に沿った複数の直方体にするによっても表面張力が働き、セルフアライメントが可能となる。但し、バンパが長くなるとバンパ材料の流動が生じ、基板1とICチップ2間のクリアランスが変化し、不良の原因となるので注意を要する。

【0023】また、上記実施例においてははんだバンパの場合について説明したが、はんだ以外のほかの材料においても蒸着などの方法で形成でき、かつ同様の効果を期待できることはいうまでもない。

【0024】また、上記実施例においてはバンパ材を基板側、ICチップ側両方に形成した場合について説明したが、必ずしも両方に形成する必要はなく、少なくとも

どちらか一方に形成すれば良い。

【0025】さらに、上記実施例においてはバンパ材をバンパと同一材料で形成した場合について説明したが、バンパ材をバンパと異なる材料とし、基板側、ICチップ側のバンパ材により所望のバンパ材料(組成)となるようにしても良い。

【0026】実施例3. この例を図4の断面模式図にて説明する。基板1側には第一のバンパ材5A、5Bのみを形成し、ICチップ2側には第一のバンパ材5a、5b及び第二のバンパ材6a、6bを形成する。材料としては、例えば基板1側の第一のバンパ材5A、5BにはSnを、ICチップ2側の第一のバンパ材5a、5b、第二のバンパ材6a、6bにはそれぞれ95Pb5Snを選定する。以上のような半導体装置を構成した場合の製造方法は前記と同様であるが、第一のバンパ材の材料が基板側とICチップ側で異なるため、加熱によりまず基板1側の第一のバンパ材5A、5BとICチップ側の第一のバンパ材5a、5bとが反応しPbSnの合金組成になり、溶融する。この反応形成されたPbSn、即ち第一のバンパの組成比すなわち融点は基板1、ICチップ2側のそれぞれの第一のバンパ材のサイズによって制御できる。例えば上記組成でサイズが同一であれば第一のバンパはPb \cdots Sn \cdots の組成で融点は約 $\cdots^\circ\text{C}$ となり、第二のバンパ即ち第二のバンパ材の融点(約 $\cdots^\circ\text{C}$)より低くなり、かつサイズは倍になる。次に、第二のバンパの融点以上に加熱・加圧接触させることによって接続される。要は第二のバンパが第一のバンパより融点が高くかつサイズが小さくなるよう半導体装置を構成すれば、上記実施例と同様の効果が得られる。なお、この実施例においては、バンパ材を形成する箇所とバンパ材の種類を特定したため、すなわち基板側とICチップ側それぞれに同一種類・同一高さのバンパ材を形成するのみでよくしたため、バンパ材の形成プロセスが簡略化でき、工業的価値は大幅に向上する。

【0027】なお、上記実施例においては第一のバンパ、第二のバンパともに入出力電極上に形成したが、第一のバンパを位置決め用のダミーバンパ、第二のバンパをICチップと基板の電気的信号のやりとりを行う入出力電極上のバンパとしても差し支えない。

【0028】

【発明の効果】以上説明したように、本発明の半導体装置は、ICチップと基板とを接続するバンパをセルフアライメントを行う第一のバンパ、及びこの第一のバンパより融点が高くサイズの小さい第二のバンパで構成するようにしたので、第一のバンパでセルフアライメントを行い容易に高精度に位置決め接続でき、第二のバンパを用いて高密度の接続ができ、実装の高密度化に対応できる。高精度位置決め装置を用いなくとも従来の装置でセルフアライメントによって接続ミスを生じることなく高密度フリップチップ接合ができる。

【0029】また、上記半導体装置の実装方法は、ICチップまたは基板に 溶融接合後第一の bumps を形成する第一の bumps 材と溶融接合後第二の bumps を形成する第二の bumps 材とを形成する工程、第一の bumps 材のみを溶融させて第一の bumps を形成し上記 ICチップの高精度位置ぎめをする工程、並びに位置ぎめ工程後第一の bumps 及び第二の bumps 材を溶融・加圧し第二の bumps を形成する工程を施すものである。

【0030】さらに、第一及び第二の bumps を溶融させた状態で加圧力を除去した後冷却し、bumps を凝固させるようにしたので、接続後の bumps の形状を制御することによって、長期信頼性を向上することができる。

【0031】そして、ICチップまたは基板のいずれか一方に第一 bumps 材と第二 bumps 材を同じ材料で同じ高さに形成し、他方には第一 bumps 材のみを上記材料と異なる材料で形成するようにしたので、bumps 材の形成プロセスが簡略化できる。

【図面の簡単な説明】

【図1】本発明の一実施例の半導体装置の実装方法を工

程順に示す断面模式図である。

【図2】本発明の半導体装置の実装方法に係わる動作を説明する断面模式図である。

【図3】本発明に係わる第一の bumps の位置とセルフアライメントの効果を説明する平面図である。

【図4】本発明の他の実施例の半導体装置の実装方法を示す断面模式図である。

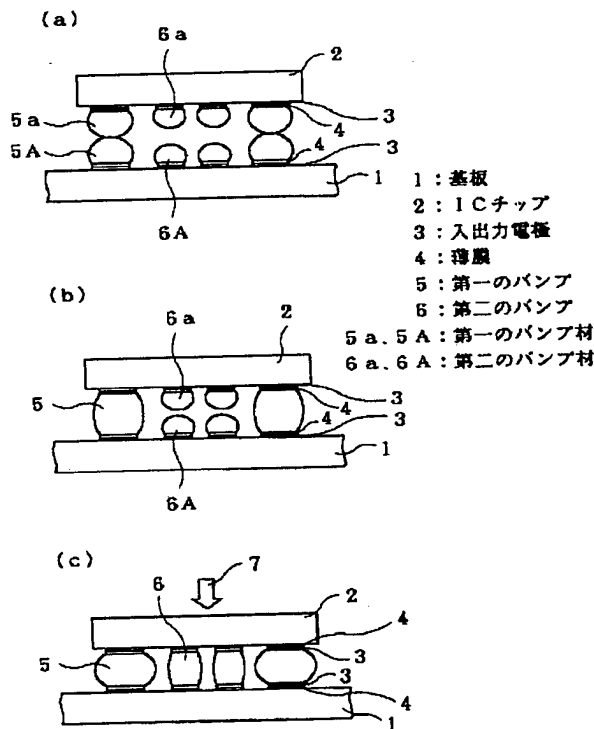
【図5】従来の半導体装置の実装方法を順に示す断面模式図である。

【図6】従来の高密度化された半導体装置を示す断面模式図である。

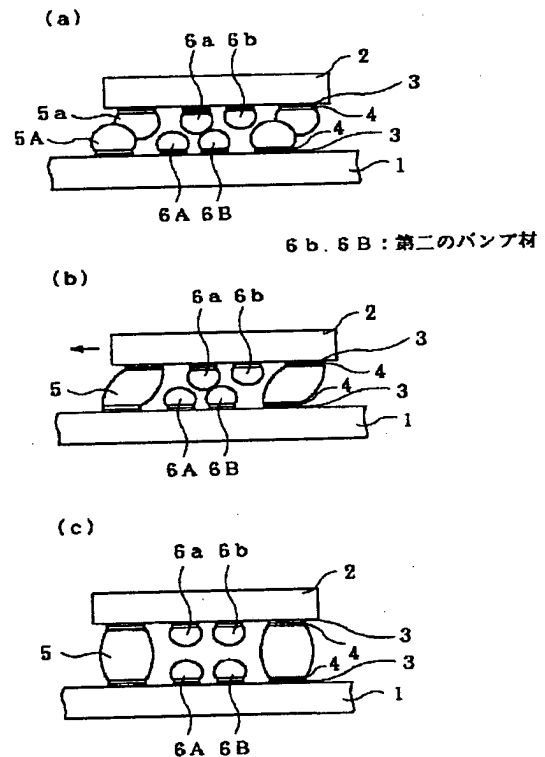
【符号の説明】

- 1 基板
- 4 薄膜
- 5 第一の bumps
- 5 a, 5 A, 5 b, 5 B 第一の bumps 材
- 6 第二の bumps
- 6 a, 6 A, 6 b, 6 B 第二の bumps 材
- 7 加圧力

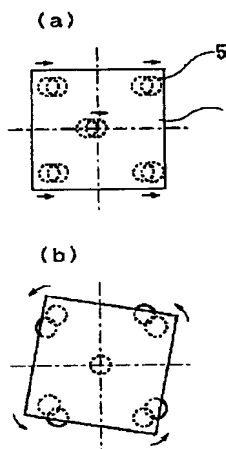
【図1】



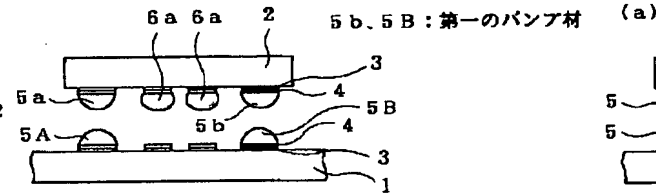
【図2】



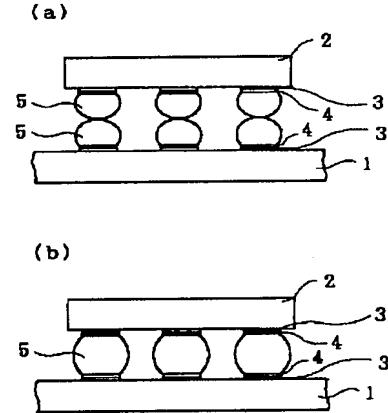
【図3】



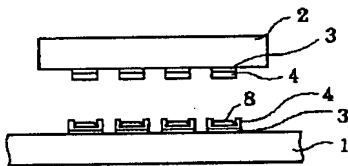
【図4】



【図5】



【図6】



【手続補正書】

【提出日】平成4年12月17日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項4

【補正方法】変更

【補正内容】

【請求項4】 ICチップまたは基板のいずれか一方に第一のバンプ材と第二のバンプ材を同じ材料で形成し、他方には第一のバンプ材のみを上記材料と異なる材料で形成するようにしたことを特徴とする請求項第2項または第3項記載の半導体装置の実装方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】そして、ICチップまたは基板のいずれか一方に第一のバンプ材と第二のバンプ材とを同じ材料で形成し、他方には第一バンプ材のみを上記材料と異なる材料で形成するようにした。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】そして、ICチップまたは基板のいずれか一方に第一バンプ材と第二バンプ材を同じ材料で形成し、他方には第一バンプ材のみを上記材料と異なる材料で形成しており、バンプ材の形成プロセスが簡略化できる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】実施例3. この例を図4の断面模式図にて説明する。基板1側には第一のバンプ材5A、5Bのみを形成し、ICチップ2側には第一のバンプ材5a、5b及び第二のバンプ材6a、6bを形成する。材料としては、例えば基板1側の第一のバンプ材5A、5BにはSnを、ICチップ2側の第一のバンプ材5a、5b、第二のバンプ材6a、6bにはそれぞれ95Pb5Snを選定する。以上のような半導体装置を構成した場合の製造方法は前記と同様であるが、第一のバンプ材の材料

が基板側とICチップ側で異なるため、加熱によりまず基板1側の第一のバンプ材5A、5BとICチップ側の第一のバンプ材5a、5bとが反応しPbSnの合金組成になり、熔融する。この反応形成されたPbSn、即ち第一のバンプの組成比すなわち融点は基板1、ICチップ2側のそれぞれの第一のバンプ材のサイズによって制御できる。例えば上記組成でサイズが同一であれば第一のバンプはPb...Sn...の組成で融点は約...℃となり、第二のバンプ即ち第二のバンプ材の融点(約...℃)より低くなり、かつサイズは倍になる。次に、第二のバンプの融点以上に加熱・加圧接触させることによって接続される。要は第二のバンプが第一のバンプより融点が高くかつサイズが小さくなるよう半導体装置を構成すれば、上記実施例と同様の効果が得られる。なお、この実施例においては、バンプ材を形成する箇所とバン

プ材の種類を特定したため、すなわち基板側とICチップ側それぞれに同一種類・ほぼ同一高さのバンプ材を形成するのみで良くしたため、バンプ材の形成プロセスが簡略化でき、工業的価値は大幅に向上する。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正内容】

【0031】そして、ICチップまたは基板のいずれか一方に第一バンプ材と第二バンプ材を同じ材料で形成し、他方には第一バンプ材のみを上記材料と異なる材料で形成するようにしたので、バンプ材の形成プロセスが簡略化できる。

フロントページの続き

.....5
H01L

識別記号 庁内整理番号
.....M

FI

技術表示箇所